

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05207271
 PUBLICATION DATE : 13-08-93

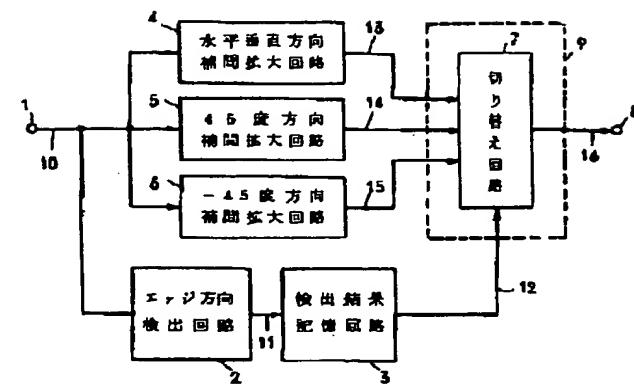
APPLICATION DATE : 24-01-92
 APPLICATION NUMBER : 04010701

APPLICANT : MATSUSHITA ELECTRIC IND CO LTD;

INVENTOR : TANAKA AKIYOSHI;

INT.CL. : H04N 1/393 G06F 3/153 G06F 15/66
 G09G 5/36 H04N 7/01

TITLE : PICTURE MAGNIFICATION EQUIPMENT



ABSTRACT : PURPOSE: To obtain a smoothly continuous magnified picture even from an edge in the oblique direction having a step shape by a conventional interpolation magnification method with respect to the picture magnification equipment applying interpolation to a signal from a television receiver, a facsimile equipment or a digital copying machine or the like to magnify an original picture by an optional magnification.

CONSTITUTION: An input signal 10 is inputted to an edge direction detection circuit 2 and each of interpolation magnification circuits 4-6. An edge direction detection result 11 being an output of the edge direction detection circuit 2 is stored in a detection result storage memory 3. Each of the interpolation magnification circuits 4-6 implements the interpolation and magnification of each original picture by the method suitable for the magnification of the edge in each direction. A changeover circuit 7 uses a reference signal 8 outputted from the detection result storage circuit 3 to select adaptively outputs of each of the interpolation magnification circuits 4-6. A high picture quality interpolation magnification picture is obtained by the processing as above.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-207271

(43)公開日 平成5年(1993)8月13日

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 04 N 1/393		4226-5C		
G 06 F 3/153	3 2 0 H	9188-5B		
	15/66	3 5 5 C	8420-5L	
G 09 G 5/36			9177-5G	
H 04 N 7/01	Z	9070-5C		

審査請求 未請求 請求項の数3(全12頁)

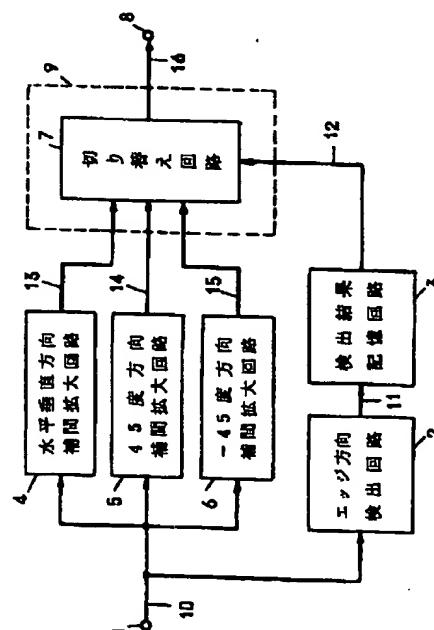
(21)出願番号	特願平4-10701	(71)出願人	000005821
(22)出願日	平成4年(1992)1月24日	松下電器産業株式会社	
		大阪府門真市大字門真1006番地	
		(72)発明者	久保田 孝介
			神奈川県川崎市多摩区東三田3丁目10番1号
			松下技研株式会社内
		(72)発明者	青木 勝司
			神奈川県川崎市多摩区東三田3丁目10番1号
			松下技研株式会社内
		(72)発明者	青野 浩明
			神奈川県川崎市多摩区東三田3丁目10番1号
			松下技研株式会社内
		(74)代理人	弁理士 小綱治 明(外2名)
			最終頁に続く

(54)【発明の名称】 画像拡大装置

(57)【要約】

【目的】 本発明はテレビジョン、ファクシミリ、デジタル複写機などの信号に補間を施し原画像を任意の倍率に拡大する画像拡大装置に関するもので、従来の補間拡大手法では階段状になっていた斜め方向のエッジに関しても、滑らかに連続した拡大画像を得ることを目的とする。

【構成】 入力信号10は、エッジ方向検出回路2と各補間拡大回路4～6へ入力される。エッジ方向検出回路2の出力であるエッジ方向検出結果11は、検出結果記憶メモリ3に蓄えられる。各補間拡大回路4～6は、各方向のエッジの拡大に適した方法で、それぞれ原画像の補間拡大を行う。切り替え回路7は、検出結果記憶回路3から出力される参照信号8によって、各補間回路4～6の出力を適応的に切り替える。以上の処理によって、高画質な補間拡大画像を得ることができる。



1

【特許請求の範囲】

【請求項1】 ライン走査により得られたディジタル画像信号の、ライン数およびライン上の画素数を補間処理によって変換し、原画像を拡大する際に、原画像の各画素ごとに、その画素を中心として対称な方向に連続した画素群を所定の方向数だけ設定し、設定された各画素群に属する画素と、これに隣接した画素との画素値の差を求め、この差の絶対値を各画素群ごとに総和し、この総和が最大となる画素群の方向を、その画素のエッジ方向として検出するエッジ方向検出手段と、前記エッジ方向検出手段のエッジ方向検出結果を少なくとも原画像の1画面分記憶する検出結果記憶手段と、前記画素群を設定した各方向に対応して設けられ、各々がその方向に適した補間処理を行う複数個の補間拡大手段と、前記検出結果記憶手段に記憶された内容を参照しながら、前記複数の補間拡大手段の各出力を切り替える第1の切り替え手段を具備する画像拡大装置。

【請求項2】 第1の切り替え手段に代えて、原画像を細かく分割したブロック内に含まれる各画素のエッジ方向検出結果を、検出結果記憶手段から参照することにより、画素群を設定した所定の各方向に、それぞれ対応した各エッジ方向検出結果が、前記ブロック内で発生する頻度を検出するエッジ方向頻度検出手段と、前記エッジ方向頻度検出手段で検出された各エッジ方向検出結果の発生頻度に応じた割合で、補間拡大手段からの各出力を混合する混合手段を設けた請求項1記載の画像拡大装置。

【請求項3】 入力ディジタル画像信号を少なくとも原画像の1画面分記憶する入力画像記憶手段と、前記入力画像記憶手段の出力と第1の切り替え手段の出力とを切り替える第2の切り替え手段を設け、前記第2の切り替え手段で、拡大画像領域では第1の切り替え手段の出力を選択し、それ以外の領域では前記入力画像記憶手段の出力を選択することにより、任意の倍率の補間拡大画像を原画像中に表示する請求項1記載の画像拡大装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はテレビジョンやファクシミリ、ディジタル複写機などの、ライン走査によって得られたディジタル画像信号に補間処理を施して、ライン数およびライン上の画素数を変換することにより、原画像を任意の倍率に拡大する画像拡大装置に関するものである。

【0002】

【従来の技術】 原画像のデータ間を補間し、その画素数を増やす処理は、現在広く一般に行われている。例えば、インターレース方式のテレビジョン信号をノンインターレース方式へ変換する走査変換(兼六館出版発行「放送技術」1991年10月号に掲載の連載記事「テレビ信号のデジタル処理技術(第18回)受像機への応用」

2

などを参照)などは、原画像の垂直方向への補間処理であり、NTSC方式からHDTV方式への方式変換(テレビジョン学会誌1989年1月号に掲載の連載記事「講座HDTV(第8回)映像機器」などを参照)などは、原画像の垂直方向および水平方向への補間処理である。

【0003】 画像の拡大は、データ間の補間処理を行い画素数を増やした後、処理後の画素を再び原画像と同じ間隔で並べ直すことにより実現できる。ライン走査によって得られる画像信号では、垂直方向への拡大は、補間にによりライン数を増やし、これを補間前の走査間隔に並べ直すことにより、また、水平方向への拡大は、補間ににより1ラインあたりの画素数を増やし、これを補間前のサンプリング間隔に並び変えることにより行うことができる。

【0004】 図21は原画像より補間拡大画像を作成する際に、任意の位置にある補間画素の値を算定するための方法として最も一般的な、線形補間の概念を示した図である。図21において、 F_1, F_2, F_3, F_4 は原画像の画素値、 G_1 は補間画像の画素値を表している。また、 H_1, H_2 は補間画素 G_1 を算定するために用いる中間的な値である。 H_1, H_2 は、それぞれ F_1 と F_2 間、 F_3 と F_4 間の、垂直方向の線形補間により求められる。これを(数1)、(数2)に示す。

【0005】

【数1】

$$H_1 = \frac{nF_1 + mF_3}{m + n}$$

【0006】

【数2】

$$H_2 = \frac{nF_2 + mF_4}{m + n}$$

【0007】 この H_1, H_2 を用いて、補間画素 G_1 は水平方向の線形補間により(数3)によって求められる。

【0008】

【数3】

$$G_1 = \frac{qH_1 + pH_2}{p + q}$$

【0009】 このように、従来までの線形補間による2次元画像の拡大では、画像の垂直方向と水平方向に、それぞれ補間処理を施していた。

【0010】

【発明が解決しようとする課題】 しかしながら、従来の画像補間拡大方法では、補間処理を画像の水平方向および垂直方向にそれぞれ独立して行っていたため、画像中に斜め方向のエッジが存在した場合、補間拡大画像においても斜め方向に表示されるべきエッジが、例えば図22の補間拡大画像の例に示すように、階段状になって見

えてしまうという画質劣化が生じていた。なお、ここで各方向のエッジ成分とは、注目画素がその方向のエッジ上に位置する可能性の大小を表す量であると定義する。

【0011】本発明はこの課題を解決するために為されたものであり、高画質な補間拡大画像を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は前記課題を解決するため、原画像の各画素ごとに、その画素を中心として対称な方向に連続した画素群を所定の方向数だけ設定し、設定された各画素群に属する画素と、これに隣接した画素との画素値の差を求め、この差の絶対値を各画素群ごとに総和し、この総和が最大となる画素群の方向を検出する検出手段と、前記検出手段の検出結果を少なくとも原画像の一画面分記憶する検出結果記憶手段と、前記画素群を設定した各方向に対応して設けられ、各々がその方向に適した補間処理を行う複数個の補間拡大手段と、前記検出結果記憶手段に記憶された内容を参照し、その内容に適した補間処理を施した補間拡大画像を出力する出力手段とから成る構成を有している。

【0013】

【作用】この構成によって本発明では、原画像の各画素について、その画素がどの方向のエッジ成分を最も多く含んでいるかを検出し、この検出結果に基づいて補間方法を適応的に切り替えることにより、水平垂直方向ばかりではなく、斜め方向のエッジに関して、滑らかに連続した補間拡大画像を得ることができる。

【0014】

【実施例】(実施例1)以下、本発明の第1の実施例について、図面を参照しながら説明する。なお、図1はテレビジョン信号を入力信号とし、原画像の水平、垂直とともに $1/N$ (Nは自然数)の領域を水平、垂直方向に各N倍に補間拡大する画像拡大装置に、本発明を適用した一実施例を示したものである。

【0015】また図17は、本実施例の画像拡大装置の作用を説明するための概念図であり、本実施例では入力された原画像を $1\text{ ライン} \times j$ 画素とすると、原画像中の $1/N\text{ ライン} \times j/N$ 画素の領域を、水平、垂直にそれぞれN倍に拡大し、 $1\text{ ライン} \times j$ 画素の拡大画像を出力するものである。

【0016】図1において、1はテレビジョン信号を入力する入力端子、2は注目画素を中心として対称な方向に1画素ずつ計3画素の画素群を4方向設定してエッジ方向検出処理を行うエッジ方向検出回路、3はエッジ方向検出回路2の検出結果に基づき参照信号12を出力する検出結果記憶回路、4は入力端子1からの原画像をまず垂直方向に補間拡大し、さらに水平方向に補間拡大を行う水平垂直方向補間拡大回路、5は入力端子1からの原画像をまず45度方向に補間拡大し、さらに水平方向に補間拡大を行う45度方向補間拡大回路、6は入力端

子1からの原画像を-45度方向に補間拡大し、さらに水平方向に補間拡大を行う-45度方向補間拡大回路、7は補間拡大画像の各画素に最近接の位置にある原画素のエッジ方向検出結果を検出結果記憶回路3が出力する検出結果記憶メモリ参照信号12によって参照し、適応的に各方向の補間回路からの出力13~15を切り替えてこれを出力信号16として出力端子8へ供給する切り替え回路である。

【0017】なお、本実施例では、注目画素を中心として対称な方向に1画素ずつ計3画素の画素群を、4方向(水平方向(0度)、垂直方向(90度)、45度方向、-45度方向)設定し、エッジ方向検出を行う。

【0018】以下、図1に示した各構成のさらに詳細な構成・作用、及びその動作を図面を用いながら説明する。

【0019】まず、水平垂直方向補間拡大回路4は、原画像を垂直方向に補間拡大し、さらに水平方向に補間拡大を行う。図13、図14に、この水平垂直方向補間拡大回路4の作用を説明するための概念図を示す。図13は水平方向のエッジが存在する画像を水平垂直方向補間拡大回路4を用いて、水平、垂直各2倍に補間拡大した例であり、図14は垂直方向のエッジが存在する画像を水平垂直方向補間拡大回路4を用いて、水平、垂直各2倍に補間拡大したものである。水平垂直方向補間拡大回路4で行う補間拡大処理は原画像中に水平、または垂直方向のエッジが存在する場合に適している。

【0020】また、45度方向補間拡大回路5では、原画像をまず45度方向に補間拡大し、さらに水平方向に補間拡大を行う。図に、この45度方向補間拡大回路5の作用を説明するための概念図を示す。図15は、45度方向のエッジが存在する画像を45度方向補間拡大回路5を用いて、水平、垂直各2倍に補間拡大したものである。45度方向補間拡大回路5で行う補間拡大処理は、原画像中に45度方向のエッジが存在する場合に適している。

【0021】同様に、-45度方向補間拡大回路6では、原画像をまず-45度方向に補間拡大し、さらに水平方向に補間拡大を行う。図16が、この-45度方向補間拡大回路6の作用を説明するための概念図である。

図16は、-45度方向のエッジが存在する画像を-45度方向補間拡大回路6を用いて、水平、垂直各2倍に補間拡大したものである。-45度方向補間拡大回路6が行う補間拡大処理は、原画像中に-45度方向のエッジが存在する場合に適している。

【0022】次に、各補間拡大回路4~6からの出力信号13~15は切り替え回路7に入力され、切り替え回路7は検出結果記憶回路3から出力される検出結果記憶メモリ参照信号12によって、これらの入力を切り替えて出力する。

【0023】図2はエッジ方向検出回路2の具体的な構

成の一実施例を示す図である。図中、10は入力信号、11はエッジ方向検出結果信号であり、図1の入力信号10、エッジ方向検出結果信号11と同様のものであるため、同じ番号を用いている。また、20～29は1T(1画素)遅延回路、30、31は1H-3T(1ライン-3画素)遅延回路、32～36は符号反転回路、37～52は絶対値回路、53～76は加算回路、77は入力された複数の信号の最大値を出力する最大値判定回路、78は入力端子、79は出力端子、80～92は図3に示す画素a～mの画素値、93、94は水平(0度)方向エッジ成分検出値、95、96は垂直(90度)方向エッジ成分検出値、97、98は45度方向エッジ成分検出値、99、100は-45度方向エッジ成分検出値である。

【0024】図2に示したエッジ方向検出回路は、注目画素を中心として対称な方向に1画素ずつ計3画素の画素群を4方向設定し、エッジ方向検出処理を行う。図3にこの回路の作用を説明するための概念図を示す。以下、図2に示したエッジ方向検出回路の作用について、図3を参照しながら説明する。

【0025】まず、注目画素をgとし、この画素gを中心として以下の4方向の画素群を考える。

【0026】

水平(0度)方向画素群 f、g、h

垂直(90度)方向画素群 c、g、k

45度方向画素群 d、g、j

-45度方向画素群 b、g、l

そしてこれらの各方向の画素群に属する全画素について、それぞれ同じ方向に隣接する画素との画素値の差を求める、この差の絶対値を各画素群ごとに総和する。図2に示したエッジ方向検出回路では、水平方向(0度)画素群は上下2方向、その他の画素群では左右2方向に隣接する画素との間でそれぞれ差をとり、各画素群ごとに、2つずつの総和を求めている。

【0027】

総和1 = |f-b| + |g-c| + |h-d| (水平(0度)方向)

総和2 = |f-j| + |g-k| + |h-l| (水平(0度)方向)

総和3 = |c-b| + |g-f| + |k-j| (垂直(90度)方向)

総和4 = |c-d| + |g-h| + |k-l| (垂直(90度)方向)

総和5 = |d-c| + |g-f| + |j-i| (45度方向)

総和6 = |d-e| + |g-h| + |j-k| (45度方向)

総和7 = |b-a| + |g-f| + |l-k| (-45度方向)

総和8 = |b-c| + |g-h| + |l-m| (-45度方向)

45度方向

これらの総和1～8を、それぞれ注目画素gの各方向のエッジ成分とし、その最大値をとる方向を、注目画素gのエッジ方向として、エッジ方向検出回路2の出力とする。図2では、80～92が各画素の画素値、93～100が総和1～8に示した各方向のエッジ成分に対応している。また、77が最大値判定回路であり、入力された8個のエッジ成分の最大値を判定し、その方向をエッジ方向検出結果信号11として出力する。

【0028】なお、図2に示したエッジ方向検出回路2は、注目画素を中心として対称な方向に1画素ずつ計3画素の画素群を4方向設定し、エッジ方向の検出を行うものであるが、当然この画素群を構成する画素数を増やしたり、また、さらに様々な方向の画素群を設定したりしても良い。

【0029】次に、図1中に示した各方向の補間拡大回路4～6の具体的な構成の一実施例を図4に示す。図4において、10は入力信号であり、図1の入力信号10と同様のものであるため、同じ番号を用いている。また、110は入力端子、111～114はマルチブレクサ、115、116はフィールドメモリ、117は遅延回路、118、119は乗算回路、120は加算回路、121は係数発生回路、122、123はラインメモリ、124は遅延回路、125、126は乗算回路、127は加算回路、128は係数発生回路、129は出力端子である。さらに、遅延回路117、乗算回路118、119、加算回路120、係数発生回路121は垂直方向補間部130を構成し、遅延回路124、乗算回路125、126、加算回路127、係数発生回路128は水平方向補間部131を構成する。

【0030】入力信号10は、マルチブレクサ111を通してフィールドメモリ115または116に入力される。マルチブレクサ111が選択したフィールドメモリは書き込み可能状態となり原画像データ(1ライン×j画素)が入力され、もう一方のフィールドメモリは読み出し可能状態となって、原画像中の拡大される領域(1/Nライン×j/N画素)の画像データが、マルチブレクサ112を通して垂直方向補間部130へ出力される。図5に、この垂直方向補間部130の作用を説明するための概念図を示す。マルチブレクサ112が選択したフィールドメモリからは、原画像中で拡大される領域の、同一ラインのデータが、N回繰り返し読み出される。また、遅延回路117の遅延量は(N-1)・(H/N)に設定され、係数発生回路121からは、図5に示すような拡大倍率に応じた補間係数の値が乗算回路118、119へ供給される。ここで、ここでマルチブレクサ112が選択したフィールドメモリからのデータの読み出しを、水平垂直方向補間拡大回路4では図6、45度方向補間拡大回路5では図7、-45度方向補間拡大回路では図8に示すように行う。なお、図6、図7、

7

及び図8において、長方形の太線枠はフィールドメモリにおいて拡大対象となる領域 ($1/N$ ライン \times J/N 画素) の画像データ、白丸(○)はその画像データの各ラインを読み出す始点となる画素の位置を表している。また、各図に示したデータの読み出し方をすることにより、各補間拡大回路では、それぞれ図8で説明した各方向のエッジの拡大に適した補間処理を実現することができる。以上の処理により、垂直方向補間回路の出力は、 1 ライン \times J/N 画素となる。

【0031】垂直方向補間部130から出力された信号は、マルチブレクサ113を通してラインメモリ122または123に入力される。マルチブレクサ113が選択したラインメモリは書き込み可能状態となり垂直方向補間部130の出力信号(垂直方向にだけ補間拡大処理をされた画像データ、 1 ライン \times J/N 画素)が入力され、もう一方のラインメモリは読み出し可能状態となって、画像データがマルチブレクサ114を通して、水平方向補間部131へ出力される。ここで、マルチブレクサ114が選択したラインメモリからは、同一画素のデータが、原則的に N 回繰り返し読み出される。また、遅延回路124の遅延量は $(N-1)$ 画素に設定され、係数発生回路128からは、拡大倍率に応じた補間係数の値が、乗算回路125、126へ供給される。以上の水平方向補間部131の作用は、図5に示した垂直方向補間部130の作用とほぼ同様である。ただしこの時、各補間拡大回路の垂直方向補間部において、フィールドメモリから各ラインのデータを読み出した時の画素のずれを回復するため、水平垂直方向補間拡大回路4では図10、45度方向補間拡大回路5では図11、-45度方向補間拡大回路では図12に示すような方法で、図9に示すようなラインメモリからデータの読み出しを行う。以上の処理を終えた水平方向補間部の出力は 1 ライン \times J 画素となり、これが補間拡大画像の出力信号13~15として、各補間拡大回路から出力される。

【0032】各方向の補間拡大回路4~6からの出力信号13~15は、切り替え回路7に入力される。切り替え回路7では、補間拡大画像の各画素に最近接の位置にある原画素のエッジ方向検出結果を、検出結果記憶回路3が出力する検出結果記憶参照信号12によって参照し、適応的に各方向の補間回路からの出力13~15を切り替え、これを出力信号16として、出力端子8へ供給する。

【0033】以上のように本実施例では、原画像の各画素について、その画素がどの方向のエッジ成分を最も多く含むかを検出するエッジ方向検出回路2と、その検出結果を少なくとも原画像の一画面分記憶する検出結果記憶回路3と、エッジ成分検出を行う各方向にそれぞれ対応した補間処理を行う複数個の補間拡大回路4~6と、検出結果記憶手段3の内容を参照しながら各補間拡大回路4~6の出力を切り替える切り替え回路7とを設ける

8

ことにより、より高画質な補間拡大画像を提供することができる。

【0034】(実施例2)以下本発明の第2の実施例について図面を参照しながら説明する。

【0035】図1に示した第1の実施例において、出力部9を、図18に示すような混合回路140と、検出結果カウンタ141から成る出力部142と置き換えるても良い。図18の出力部142では、検出結果記憶メモリ3の内部を細かいブロックに分け、各ブロック内に含まれる画素のエッジ方向検出結果を、検出結果カウンタ141で方向ごとにカウントし、その頻度に応じた割合で各補間拡大回路からの出力13~15を混合し出力信号とする。このような構成にすることによって、第2の実施例では、エッジ方向検出回路2の誤検出による補間拡大画像の画質劣化を軽減することができる。

【0036】(実施例3)以下本発明の第3の実施例について図面を参照しながら説明する。

【0037】図19は、テレビジョン信号を入力信号とし、原画像の水平、垂直ともに $1/N$ (N は自然数) の領域を水平、垂直方向に各 M 倍 (M は自然数、 $M < N$) に補間拡大し、原画像中に表示する画像拡大装置に、本発明を適用した一実施例を示すブロック図である。また図20に、実施例3の画像拡大装置の作用を説明するための概念図を示す。本実施例では、原画像 (1 ライン \times J 画素) 中の $1/N$ ライン \times J/N 画素の領域が、水平、垂直にそれぞれ M 倍に拡大され、 (M/N) 1 ライン \times $(M/N) J$ 画素となって、原画像中に表示される。

【0038】図19において、1は入力端子、2はエッジ方向検出回路、3は検出結果記憶メモリ、4は水平垂直方向補間拡大回路、5は45度方向補間拡大回路、6は-45度方向補間拡大回路、7は切り替え回路、8は出力端子、10は入力信号、11はエッジ方向検出結果信号、12は検出結果記憶メモリ参照信号、13は水平垂直方向補間拡大回路出力信号、14は45度方向補間拡大回路出力信号、15は-45度方向補間拡大回路出力信号であり、以上は図1に示した本発明の実施例1の構成と同様のものであるため、同じ番号を用いている。

【0039】図1の構成と異なるのは、原画像入力信号を1フィールド分遅延させるフィールドメモリ150と、フィールドメモリ150の出力と切り替え回路7の出力を切り替える切り替え回路151を設けた点である。切り替え回路151は、 (N/M) 1 ライン \times $(N/M) J$ 画素の拡大画像領域では N/M 倍拡大画像信号153を選択し、それ以外の領域では1フィールド遅延信号152を選択することにより、1フィールド遅延信号152中に M/N 倍拡大画像信号153を埋め込む作用をする。このような構成にすることによって、第3の実施例では原画像中の一部分を任意の倍率で拡大する処理に対し、本発明を適用することができる。

【0040】なお、本実施例においても、切り替え回路7を、図18に示したような混合回路140と、検出結果カウンタ141から成る出力部142と置き換えてても良い。このような構成にすることによって、第3の実施例でも、エッジ方向検出回路2の誤検出による補間拡大画像の画質劣化を軽減することができる。

【0041】また、実施例1～実施例3において、原画素値から補間画素値を算定する補間方法には線形補間を用いたが、本発明はこれに限定されるものではなく、二次補間やディジタルフィルタによる補間など、他の補間方法を用いてもよいのは当然のことである。

【0042】

【発明の効果】以上のように本発明は、原画像の各画素ごとに、その画素を中心として対称な方向に連続した画素群を所定の方向数だけ設定し、設定された各画素群に属する画素と、これに隣接した画素との画素値の差を求め、この差の絶対値を各画素群ごとに総和し、この総和が最大となる方向を検出する検出手段と、この検出結果を少なくとも原画像の一画面分配憶する検出結果記憶手段と、前記画素群を設定した各方向にそれぞれ適した補間処理を行う複数個の補間拡大手段と、前記検出結果記憶手段に記憶された内容を参照し、その内容に適した補間処理を施した補間拡大画像を出力する出力手段とを設けることにより、水平垂直方向ばかりではなく、斜め方向のエッジに關しても、滑らかに連続した高画質な補間拡大画像を得ることができる画像拡大装置を実現するものである。

【図面の簡単な説明】

【図1】本発明の第1の実施例である画像拡大装置のブロック結線図

【図2】同画像拡大装置の要部であるエッジ方向検出回路の詳細ブロック結線図

【図3】同エッジ方向検出回路の作用を示す概念図

【図4】同画像拡大装置の要部である各補間拡大回路の詳細ブロック結線図

【図5】同画像拡大装置の要部である垂直方向補間部の作用を示す概念図

【図6】同画像拡大装置の要部である水平垂直方向補間拡大回路におけるフィールドメモリからのデータの読み出し方法の概念図

【図7】同画像拡大装置の要部である45度方向補間拡大回路におけるフィールドメモリからのデータの読み出し方法の概念図

【図8】同画像拡大装置の要部である-45度方向補間拡大回路におけるフィールドメモリからのデータの読み出し方法の概念図

【図9】同画像拡大装置の要部であるラインメモリの概念図

【図10】同画像拡大装置の要部である水平垂直方向補間拡大回路におけるラインメモリからのデータの読み出

し方法の概念図

【図11】同画像拡大装置の要部である45度方向補間拡大回路におけるラインメモリからのデータの読み出し方法の概念図

【図12】同画像拡大装置の要部である-45度方向補間拡大回路におけるラインメモリからのデータの読み出し方法の概念図

【図13】同画像拡大装置の要部である水平垂直方向補間拡大回路の作用を示す概念図

【図14】同画像拡大装置の要部である水平垂直方向補間拡大回路の作用を示す概念図

【図15】同画像拡大装置の要部である45度方向補間拡大回路の作用を示す概念図

【図16】同画像拡大装置の要部である-45度方向補間拡大回路の作用を示す概念図

【図17】同画像拡大装置の作用を示す概念図

【図18】本発明の第2の実施例における画像拡大装置の要部ブロック結線図

【図19】本発明の第3の実施例における画像拡大装置のブロック結線図

【図20】同第3の実施例に示した画像拡大装置の作用を示す概念図

【図21】従来の水平垂直方向線形補間の概念図

【図22】従来の斜め方向のエッジを含む原画像を従来の方法で拡大した時の画質劣化を示す概念図

【符号の説明】

1 入力端子

2 エッジ方向検出回路

3 検出結果記憶回路

30 4 水平垂直方向補間拡大回路

5 45度方向補間拡大回路

6 -45度方向補間拡大回路

7 切り替え回路

8 出力端子

9 出力部

20～29 1 画素遅延回路

30、31 1 ライン-3 画素遅延回路

32～36 符号反転回路

37～52 絶対値回路

40 53～76 加算回路

77 最大値判定回路

78 入力端子

79 出力端子

80 画素aの画素値

81 画素bの画素値

82 画素cの画素値

83 画素dの画素値

84 画素eの画素値

85 画素fの画素値

50 86 注目画素gの画素値

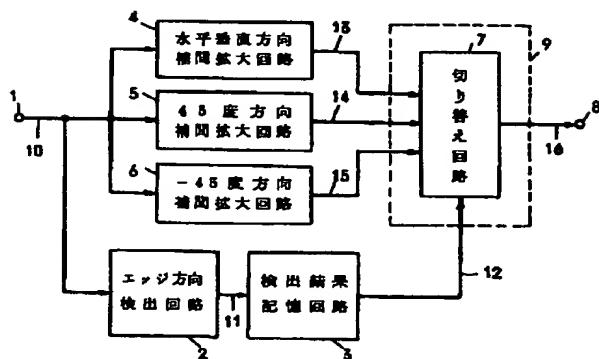
11

87 画素hの画素値
 88 画素iの画素値
 89 画素jの画素値
 90 画素kの画素値
 91 画素lの画素値
 92 画素mの画素値
 93 0度方向エッジ成分検出値 $(|f-b| + |g-c| + |h-d|)$
 94 0度方向エッジ成分検出値 $(|f-j| + |g-k| + |h-l|)$
 95 90度方向エッジ成分検出値 $(|c-b| + |g-f| + |k-j|)$
 96 90度方向エッジ成分検出値 $(|c-d| + |g-h| + |k-l|)$
 97 45度方向エッジ成分検出値 $(|d-c| + |g-f| + |j-i|)$
 98 -45度方向エッジ成分検出値 $(|d-e| + |g-h| + |j-k|)$
 99 -45度方向エッジ成分検出値 $(|b-a| + |g-f| + |l-k|)$
 100 -45度方向エッジ成分検出値 $(|b-c| + |g-h| + |l-m|)$

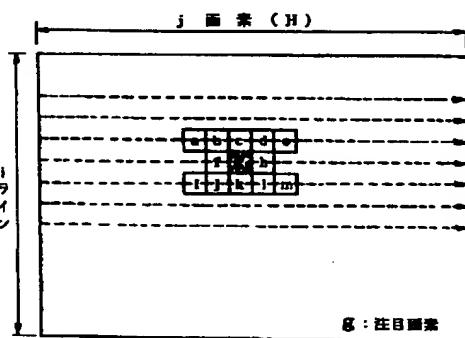
12

110 入力端子
 111~114 マルチブレクサ
 115、116 フィールドメモリ
 117 遅延回路
 118、119 乗算回路
 120 加算回路
 121 係数発生回路
 122、123 ラインメモリ
 124 遅延回路
 125、126 乗算回路
 127 加算回路
 128 係数発生回路
 129 出力端子
 130 垂直方向補間部
 131 水平方向補間部
 140 混合回路
 141 検出結果カウンタ
 142 出力部
 150 フィールドメモリ
 151 切り替え回路

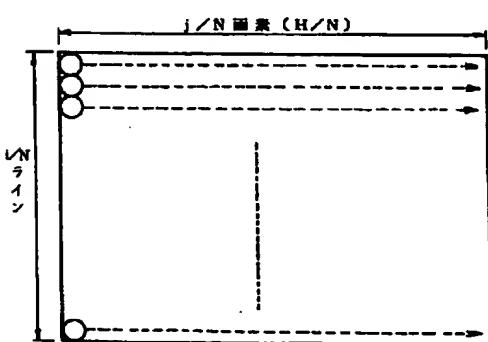
【図1】



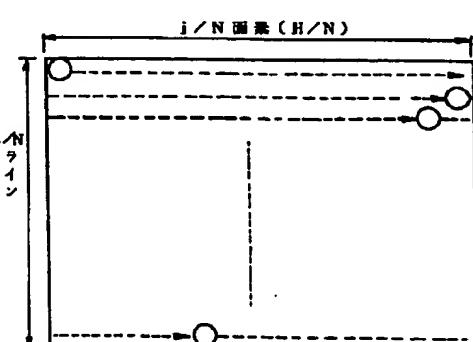
【図3】



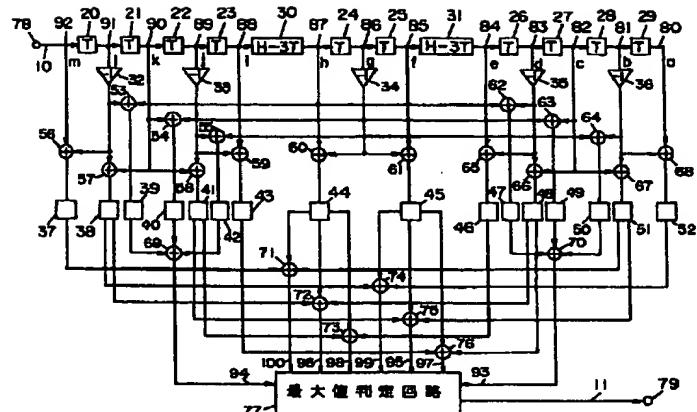
【図6】



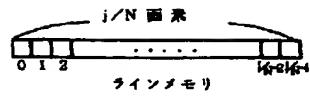
【図7】



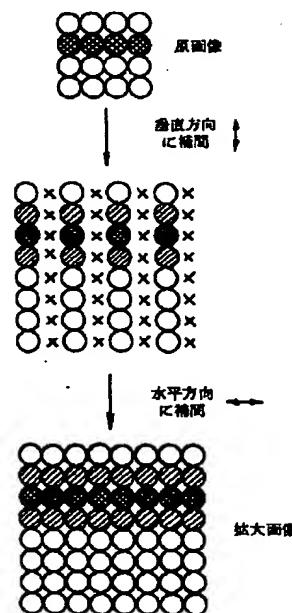
【図2】



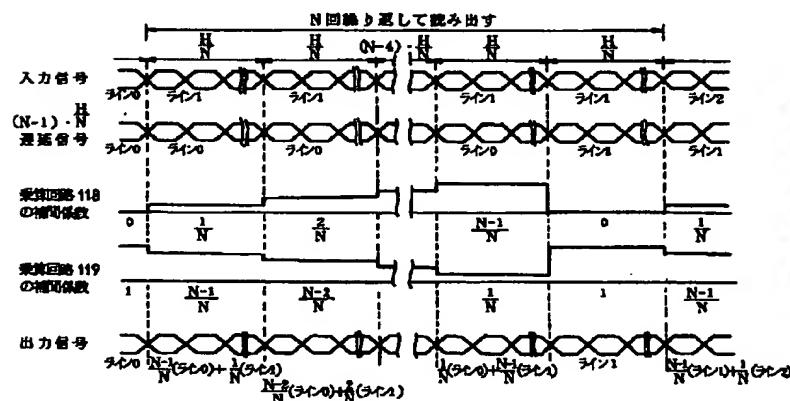
【図9】



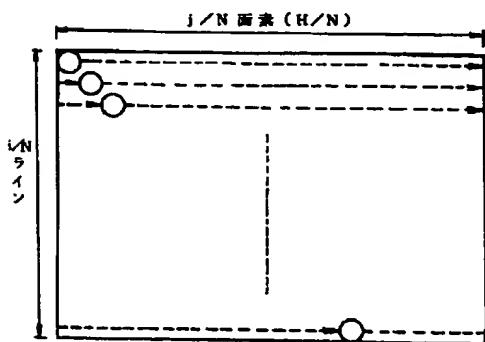
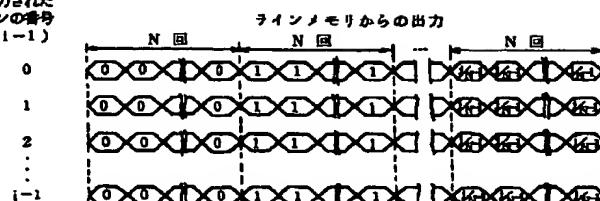
【図13】



【図5】

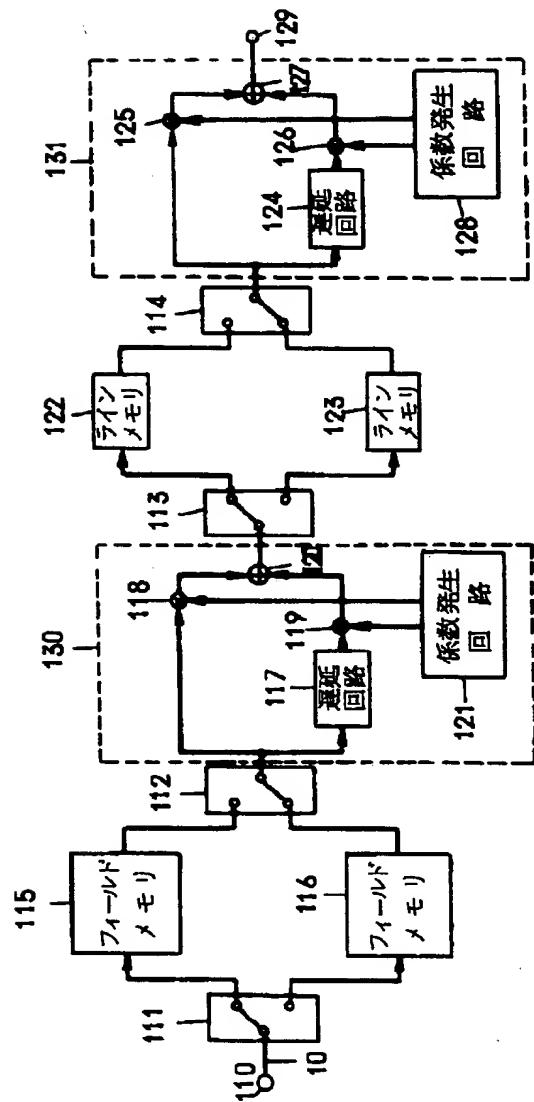


【図8】

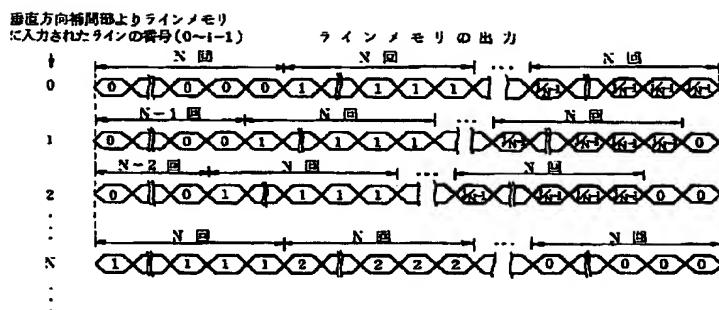
垂直方向補間部より
ラインメモリ
に入力された
ラインの番号
(0~1~1)

【図10】

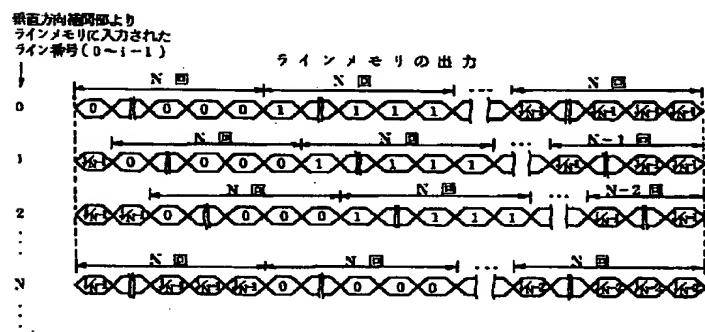
【図4】



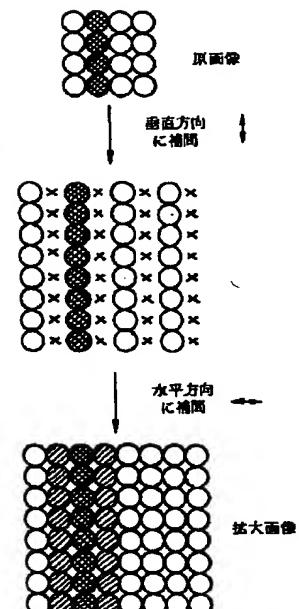
【図11】



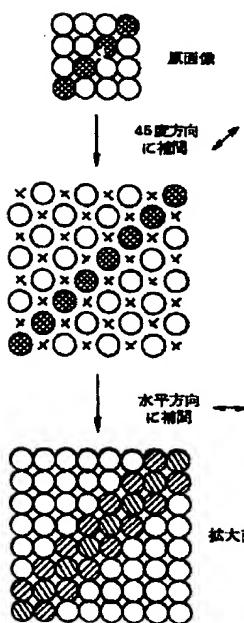
【図12】



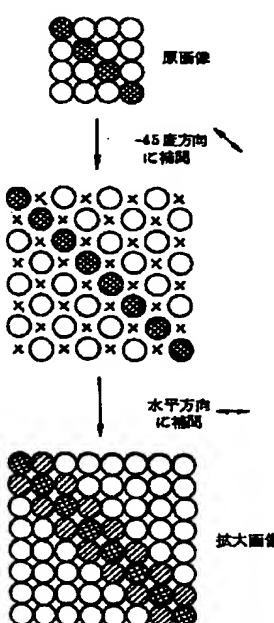
【図14】



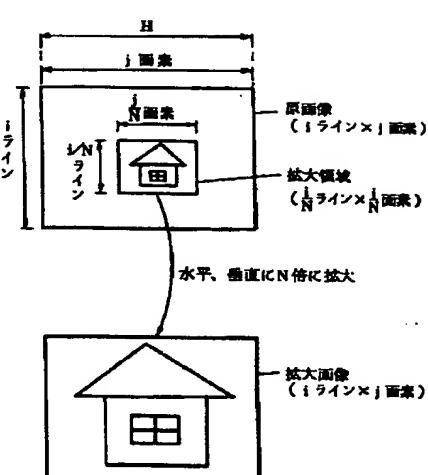
【図15】



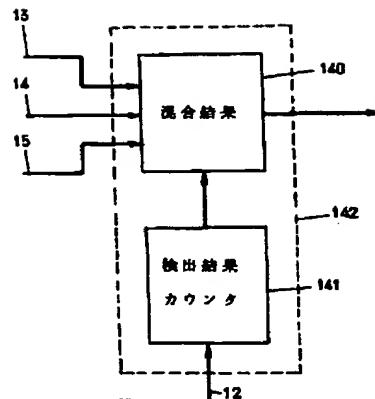
【図16】



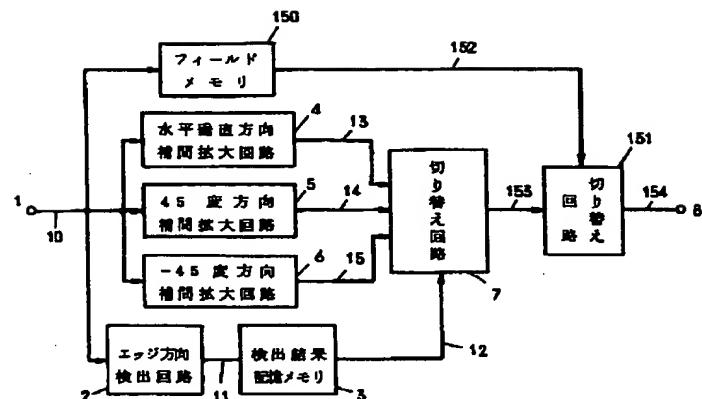
【図17】



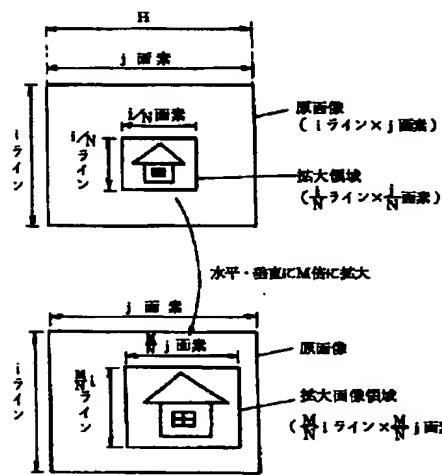
【図18】



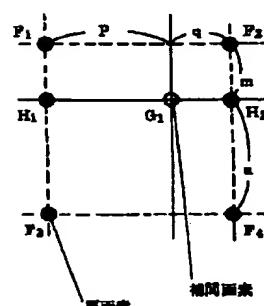
【図19】



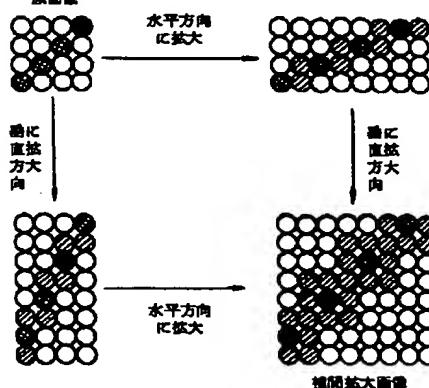
【図20】



【図21】



【図22】



フロントページの続き

(72)発明者 田中 章喜
神奈川県川崎市多摩区東三田3丁目10番1
号 松下技研株式会社内